

基于类对比度的 CCD 相关双采样自适应技术

李洪波^{1,2}, 胡炳樑¹, 余璐^{1,2,3}, 孔亮¹, 于涛¹, 高晓惠¹

(1. 中国科学院西安光学精密机械研究所, 陕西 西安 710119; 2. 中国科学院大学, 北京 100049;
3. 西安交通大学 电子与信息工程学院, 陕西 西安 710049)

摘要: 相关双采样技术作为 CCD 视频信号标准预处理技术之一, 能有效地抑制 CCD 复位噪声。双采样时钟位置是相关双采样技术中的关键参数。针对自动确定采样时钟位置这一问题, 提出了类对比度评价函数, 通过固定场景改变信号采样时钟位置和复位采样时钟位置, 最大化类对比度评价函数, 自动确定 CCD 相关双采样时钟位置, 并对类对比度作为评价函数的原理进行了详细的论证。为了验证算法的有效性, 设计了验证平台。实验表明: 该方法能够有效地确定相关双采样时钟的位置, 而且算法确定的位置不稳定性低至 3%, 对不同亮度具有较强的鲁棒性, 同时该方法相对于传统方法能够有效提高获取图像的信噪比。

关键词: 类对比度; CCD; 高速; 多通道; 相关双采样; 自动化

中图分类号: TN202 **文献标志码:** A **DOI:** 10.3788/IRLA201847.0320003

Adaptive technique based on pseudo-contrast for determining CCD correlated double sampling

Li Hongbo^{1,2}, Hu Bingliang¹, Yu Lu^{1,2,3}, Kong Liang¹, Yu Tao¹, Gao Xiaohui¹

(1. Xi'an Institute of Optics and Precision Mechanics, Chinese Academy of Sciences, Xi'an 710119, China;
2. University of Chinese Academy of Sciences, Beijing 100049, China;
3. School of Electron and Information Engineering, Xi'an Jiaotong University, Xi'an 710049, China)

Abstract: Correlated double sampling is an indispensable processing technique for CCD signal conditioning. It can effectively reduce the reset noise. The double sampling clock phases are critical parameters determining corrected double sampling (CDS) technique's effectiveness. To automatically determine the CDS clock phases, a pseudo-contrast based method was proposed. Through globally searching the maximum of the pseudo-contrast function by changing the signal sampling location and the reset sampling location in a fixed scene imaging set-up, the CDS clock phases could be determined automatically. Principle of the method was explained in detail. A test bench system was designed to verify the proposed methods. Experimental results show the effectiveness of the proposed method with an uncertainty about 3%, the robustness to different light intensities and better SNR performance compared to the conventional method.

Key words: pseudo-contrast; CCD; high speed; multi-channel; CDS; automatically

收稿日期: 2017-10-10; 修订日期: 2017-11-20

基金项目: 国家国际科技合作专项(2015DFA10140); 国家自然科学基金(11327303, 61405239)

作者简介: 李洪波(1988-), 男, 博士生, 主要从事光谱成像技术方面的研究。Email: lihongbo_sdu@163.com

导师简介: 胡炳樑(1973-), 男, 研究员, 博士, 主要从事光谱成像技术和高速信号处理方面的研究。Email: hbl@opt.ac.cn

0 引言

电荷耦合器件(Charge-Coupled Device, CCD)作为图像传感器,凭借其高灵敏度、大动态范围、高分辨率、高采样速度等优点^[1],在天文观测、遥感观测、工业检测、医学成像等诸多领域获得了广泛的应用^[2]。随着成像系统对高分辨率和高帧频需求的不断提高,大面阵高速多通道 CCD 的应用越来越广泛^[3]。

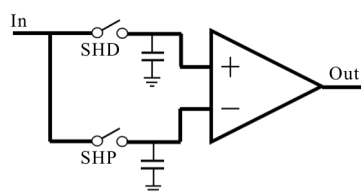
CCD 视频信号通常受到诸多噪声的干扰。对 CCD 视频信号造成干扰的噪声主要有:复位噪声(KT/C 噪声)、闪烁噪声(1/f 噪声)和热噪声(Johnson 噪声)^[4]。其中,复位噪声是由 CCD 内部浮置栅周期性通断产生的,具有明显的周期性。为了有效地抑制复位噪声,研究者引入了相关双采样(Correlated Double Sampling, CDS)技术^[5]。研究表明,相关双采样技术不仅可以有效地抑制复位噪声,而且可以抑制低频噪声和宽带白噪声^[6]。参考文献[7]对相关双采样技术进行了理论分析。参考文献[8]对相关双采样技术中的参数优化进行了理论分析。

然而,在工程应用中,确定 CDS 技术双采样时钟的位置时,通常采用示波器测量信号波形读取相位差的手工测试技术^[7]。随着大面阵高速 CCD 芯片输出通道数不断增多和像素时钟频率不断提高,示波器手工测量信号相位确定 CDS 采样时钟位置的传统方法在工程应用中操作难度高,测量所需硬件资源高的缺点越来越明显,急需一种自动确定 CDS 采样时钟位置的技术。到目前为止,在自动确定采样时钟位置方面的研究较少。参考文献[9-10]针对采样时钟和 CCD 视频信号发生相位偏移的问题,提出了自适应相关双采样技术,实现采样时钟的自适应微调,但采样时钟初始位置的确定依然采用示波器手工测量的方法。参考文献[11]针对采样时钟的确定问题,提出了基于图像清晰度的自动方法,但是该方法中 Tenengrad 评价函数需要计算图像的梯度信息,计算量大,并且未对 Tenengrad 函数作为评价指标的有效性进行理论分析。不同于参考文献[11],结合 CCD 视频信号的自身特征,首次提出了类对比度评价函数,通过类对比度评价函数的全局优化求解,不仅实现了采样时钟位置的自动确定,而且计算复杂度要低于莫思特提出的基于 Tenengrad 的

评价函数,更有利于算法在嵌入式实时处理平台上的实现。

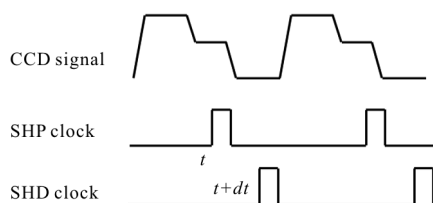
1 相关双采样原理及方法

相关双采样是一种电路自零技术,White 最早将其引入到 CCD 信号处理中^[5],用于消除 CCD 浮置栅输出放大器产生的 1/f 噪声和抑制 KT/C 噪声^[6]。图 1 是 CDS 技术的原理示意图。在每个像素周期内,对 CCD 信号进行两次采样:在时刻 t (SHP 上升沿)对复位电平采样,在 $t+dt$ 时刻(SHD 上升沿)对信号电平进行采样,两者的差值即为视频信号的有效值。CDS 技术利用了电路节点上的噪声在短时间间隔内具有相关性这一特点,通过差分实现了噪声的抑制和消除。



(a) 相关双采样电路

(a) Circuit of CDS



(b) 相关双采样波形图示

(b) Waveform of CDS

图 1 相关双采样原理

Fig.1 Principles of CDS

CDS 技术的具体实现方式多种多样,工程应用中多采用专用芯片实现。目前,大多针对 CCD 视频信号的模数转换器 (Analog to Digital Converter, ADC)内部都集成了 CDS 模块。在设计中,采用具备 CDS 功能的模数转换芯片,可以降低系统的复杂度,提高系统的集成度。传统调试过程中,采用示波器手工测量 ADC 芯片入口处 CCD 视频信号与 ADC 主时钟之间的相位差,确定采样位置。

示波器手工测量相位关系存在以下主要问题:

(1) ADC 时钟信号对 CCD 信号的串扰。CCD

视频信号为弱模拟信号,ADC 时钟信号为强数字信号,测量时,对示波器通道间的隔离要求较高,图 2 是同时测量 CCD 视频信号和 ADC 时钟信号时的波形图,CCD 像素时钟频率为 20 MHz。从图 2 可以看到示波器通道间存在串扰问题,CCD 视频信号测量通道受到了时钟信号测量通道的干扰,影响采样位置的判读。(2) 芯片内部采样点与芯片外部测试点之间存在相位差。CCD 芯片的像素时钟频率越来越高,示波器观察的波形与内部采样点之间的延时时对采样位置的影响越来越明显,莫斯特在其研究中指出由测试点波形确定的采样位置并非理想的采样位置。(3) 大面阵高速 CCD 通道数较多,手工测量所需测试点越来越多,测量成本和复杂度越来越高。例如,对于 16 通道输出的 CCD 而言,需要预留 32 个测试点,如果同时进行相位差测量,至少需要 32 路示波器通道,测量成本极高,分时测量则需要测量 16 次,每次测量需要两路示波器通道。



图 2 CCD 视频信号与采样时钟信号干扰图

Fig.2 Interference between CCD video signal and sampling clock signal

2 基于类对比度的 CCD CDS 自适应原理

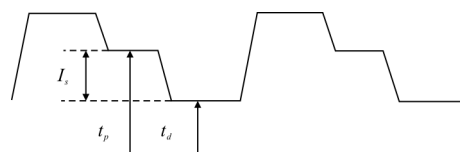
CCD 成像系统在无光照条件下,由 CCD 器件本身的暗电流以及电路噪声形成了系统的本底,系统的本底决定了图像中能够达到的最小亮度值,且与场景独立。结合 CCD 器件特点,利用系统本底定义类对比度 (pseudo-contrast) C_p 如下:

$$C_p(t_p, t_d) = \frac{I_S - I_B}{I_S + I_B} \quad (1)$$

式中: I_S 、 I_B 分别表示光照和遮光条件下 CCD 成像系统的输出灰度值。

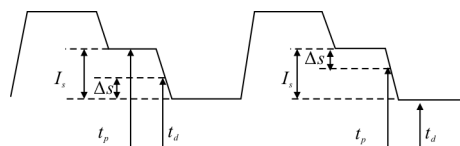
为了研究 CDS 采样时钟位置对类对比度的影响,将 CDS 采样时钟位置分为 4 种情况,如图 3 所示, t_p 表示 SHP 时钟位置, t_d 表示 SHD 时钟位置。在

正常情况下,SHD 时钟应位于复位电平采样窗口区内,SHD 时钟则应位于信号电平采样窗口区内,如图 3(a)所示,这种情况下的类对比度取值最大。图 3(b)~(d)分别给出了 CDS 采样时钟位于采样



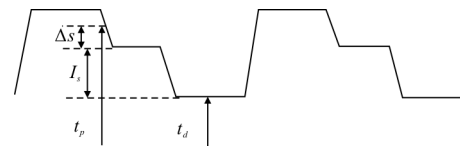
(a) 正常采样时序

(a) Timing of normal sampling



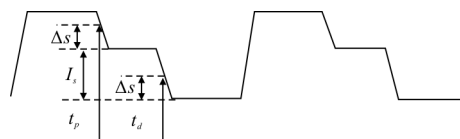
(b) t_d 和 t_p 造成信号幅度降低时的采样时序

(b) Sampling timing when t_d and t_p makes signal amplitude smaller



(c) t_p 造成信号幅度增加时的采样时序

(c) Sampling timing when t_p makes signal amplitude bigger



(d) t_p 造成信号幅度增加和 t_d 造成信号幅度降低时的采样时序

(d) Sampling timing when t_p makes signal amplitude bigger and t_d makes signal amplitude smaller

图 3 不同的 CDS 采样时钟位置图

Fig.3 Different CDS sampling clock phases

窗口区外的不同情况,这几种情况会带来类对比度的降低。对图 3 各种情况下的类对比度具体分析如下。

(1) 在正常采样下(图 3(a)),类对比度为:

$$C_{pn} = \frac{I_S - I_B}{I_S + I_B} \quad (2)$$

式中: I_S 表示正常情况下的信号值; I_B 表示遮光条件下的暗噪声。

(2) 在 t_p 或 t_d 造成信号幅度降低的情况下 (见图 3(b)),类对比度如下:

$$C_{pd} = \frac{(I_S - \Delta s) - (I_B - \Delta_B)}{(I_S - \Delta s) + (I_B - \Delta_B)} \quad (3)$$

式中： Δ_S 为信号幅度的降低，其值为正； Δ_B 为暗噪声的变化值，其绝对值接近 0，用 $\Delta = \Delta_S \pm \Delta_B$ 来表示 Δ_S 和 Δ_B 带来的综合影响。则有：

$$C_{pd} = \frac{(I_S - \Delta) - I_B}{(I_S - \Delta) + I_B} \quad (4)$$

式中： Δ_B 为无光条件下的变化值，其值远小于 Δ_S ，认为 Δ 为正值，易证 $C_{pd} - C_{pn} < 0$ 。

(3) 在 t_p 造成信号幅度增的情况下(见图 3(c))，类对比度如下：

$$C_{pi} = \frac{(I_S + \Delta_S) - (I_B + \Delta_B)}{(I_S + \Delta_S) + (I_B + \Delta_B)} \quad (5)$$

这种情况下， Δ_S 和 Δ_B 近似相等，都用 Δ 表示，则有：

$$C_{pi} = \frac{I_S - I_B}{I_S + I_B + 2\Delta} \quad (6)$$

易证， $C_{pi} - C_{pn} < 0$ 。

(4) 当 t_p 造成信号幅度增加、 t_d 造成信号幅度降低的情况(见图 3(d))，类对比度如下：

$$C_{pdi} = \frac{(I_S + \Delta - \Delta_S) - (I_B + \Delta - \Delta_B)}{(I_S + \Delta - \Delta_S) + (I_B + \Delta - \Delta_B)} \quad (7)$$

易证， $C_{pdi} - C_{pn} < 0$ 。

综上，当 t_p 不在复位电平区域或者 t_d 不在信号电平区域时，均会带来类对比度的下降。因此，可以利用类对比度 $C_p(t_p, t_d)$ 作为评价函数，通过求解优化问题，自动确定 t_p 和 t_d 。

将 CCD 信号一个周期 T 离散化为 N 点， t_p 和 t_d 表示为 $t_p = mT/(N-1)$ ， $t_d = nT/(N-1)$ ， $m, n \in [0, N-1]$ ，为了行文方便，在以下的表述中均省略常数 $T/(N-1)$ ， t_p 和 t_d 记为： $t_p = m$ ， $t_d = n$ ， $m, n \in [0, N-1]$ 。固定拍摄场景，改变 t_p, t_d 的值，在每种 t_p, t_d 组合下，在正常和遮光两种情况下采集图像，并计算类对比度 $C_p(t_p, t_d)$ ，取使得类对比度取值最大的 t_p, t_d 组合。即可以通过求解下述优化问题实现 CDS 采样时钟位置的自动确定：

$$(t_p, t_d) = \underset{t_p, t_d}{\operatorname{argmax}} C_p(t_p, t_d) \quad (8)$$

$$t_p = m, t_d = n, m, n \in [0, N-1]$$

为了进一步提高算法的优化速度，对 CCD 信号的下述两个特点加以利用：

(1) CCD 芯片除了有效地感光像元外，还存在光学暗像元。这些光学暗像元是在器件内部采用物

理手段对光进行遮挡，其输出信号主要由暗电流产生，在工程中被用来做暗电平箝位，消除低频噪声，可以利用这些暗像元的输出来代替正常像素在遮光后的暗噪声，以降低文中方法的操作复杂度；

(2) CCD 信号的相关双采样电路，SHP 与 SHD 上升沿之间的间隔存在最大值和最小值。参考文献[8]对 SHP 与 SHD 上升沿的间隔进行了研究。工程应用中，可以根据 CCD 的水平读出时钟来确定 SHP 与 SHD 上升沿间隔的最大值。通常，CCD 信号电平的持续时间由某一路水平读出时钟的低电平时间控制，通常为 CCD 信号周期的二分之一。

结合上述两个特点，优化算法如下。

(1) 固定拍摄对象，固定 t_p 和 t_d 的间隔为 Δ ，进行全局快速搜索，取使得类对比度函数最大的组合 (t_{p1}, t_{d1}) ：

$$(t_{p1}, t_{d1}) \underset{t_p, t_d}{\operatorname{argmax}} C_p(t_p, t_d)$$

$$t_p = m, t_d = (t_p + \Delta) \% N, n \in [0, N-1] \quad (9)$$

式中： $\%$ 为取余运算。

(2) 选取局部区间使其满足 $t_{p1} \in [M1, M2]$ ， $t_{d1} \in [N1, N2]$ ，对 t_p 和 t_d 进行局部搜索，取使得类对比度值最大组合：

$$(t_p, t_d) \underset{t_p, t_d}{\operatorname{argmax}} C_p(t_p, t_d)$$

$$t_p = m, t_d = n,$$

$$m \in [M1, M2], n \in [N1, N2] \quad (10)$$

3 实验验证

为了验证文中提出的方法，设计了测试系统。测试系统由电源模块、FPGA 控制模块、CCD 电路模块、模拟数字转换模块、CAMERALINK 传输模块、上位机软件模块 6 部分组成，如图 4 所示。

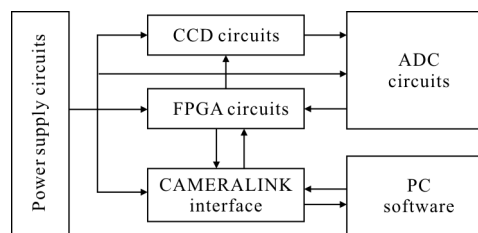


图 4 测试系统框图

Fig.4 Diagram of the testing system

上位机软件负责指令的发送和图像数据的采集。

FPGA 模块负责完成 CCD 驱动时序信号、模数转换芯片时序信号的产生以及上位机指令的接收和解析。图像数据通过 CAMERALINK 模块由 FPGA 发送到上位机。CCD 采用 ATMEL 公司的 TH7888A 面阵探测器, FPGA 采用 XILINX 公司的 virtex-4 系列现场可编程器件, 模数转换器采用 ADI 公司的 ADDI7004 芯片。ADDI7004 芯片内部集成了 CDS 模块, 且 SHD 与 SHP 时钟位置可以通过配置寄存器的方式实现 64 级调节。测试系统中, CCD 的像素

时钟为 20 MHz, CCD 信号电平持续时间的最大值为 25 ns。

为了验证算法的有效性, 进行了两组验证实验。验证实验一利用积分球对 CCD 进行均匀场照射, 通过调整积分球的电流改变光照强度, 在不同光照条件下对算法进行了验证, 验证结果见表 1。验证实验二以 ISO12233 分辨率测试卡为拍摄对象, 在成像环境下对算法进行验证, 并在两种不同强弱的光照条件进行验证, 验证结果见图 5。

表 1 不同积分球亮度下实验结果

Tab.1 Experimental results in different integrating sphere brightness

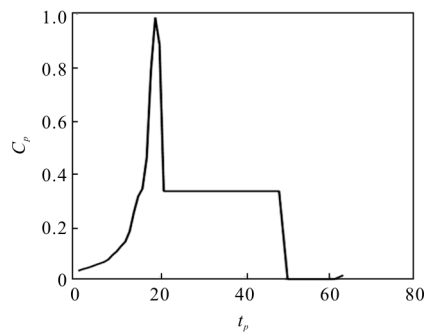
Currents/A	Global search		Local search		Mean DN	SNR_P/dB	SNR_T/dB
	t_p	t_d	t_p	t_d			
1.52	18	50	16	53	937	32.86	29.47
1.56	18	50	15	54	1 591	37.08	33.43
1.60	18	50	16	53	2 507	39.37	36.57
1.66	18	50	16	53	4 782	42.19	40.75
1.68	18	50	16	52	5 800	42.96	41.87
1.70	18	50	16	52	6 990	43.86	42.61
1.72	18	50	16	54	8 358	44.47	43.45
1.73	19	51	16	53	9 117	43.79	43.79
1.75	19	51	16	54	10 793	46.48	46.57
1.76	19	51	16	53	11 690	46.64	46.64
1.77	19	51	16	54	12 617	49.86	49.67
1.78	19	51	16	53	13 597	50.86	50.75

两组验证试验中, 全局快速优化中将 t_p 和 t_d 的间隔设置为 25 ns, 即 $\Delta=32$ 。获得初级最佳位置后, 对 t_d 进行 36 级局部优化, 对 t_p 进行 18 级局部优化, 最终获得最佳的 CDS 采样位置。

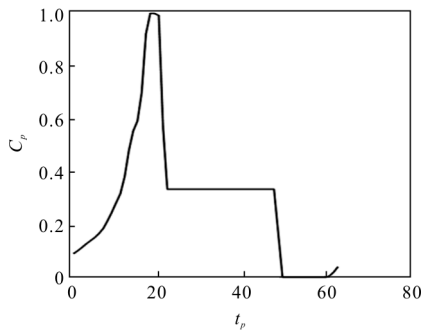
从表 1 可以看出, 不同的亮度条件下, 算法找到的最佳采样位置基本一致, t_p 的波动约为 0.78 ns, t_d 的波动约为 1.56 ns, 实验中, 像素周期为 50 ns, t_p 波动约为像素周期的 1.56%, t_d 波动约为像素周期的 3.125%, 说明算法对于灰度值敏感度较低, 具有较强的鲁棒性。表 1 中 SNR_P 和 SNR_T 分标表示文中方法和传统手工测量方法下图像的信号噪声比, 从表 1 中可知文中提出的方法在自动确定 CDS 采样时钟位置的同时能够有效地提高图像的信噪比。

对 ISO12233 分辨率测试卡成像条件下的 CDS 采样位置结果如图 5 所示。图 5(a)、(c)、(e)给出了在

低照度环境下, 全局快速优化结果($t_p=19, t_d=51$)、局部优化结果($t_p=17, t_d=54$)以及在最佳采样位置下获得的图像。图 5(b)、(d)、(f)给出了在高照度环境下, 全局快速优化结果($t_p=19, t_d=51$)、局部优化结果($t_p=$

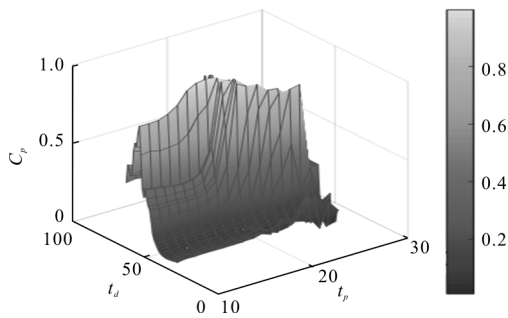


(a) 低亮度 ISO12233 测试卡快速全局优化结果
(a) Global optimization results of ISO12233 test card in low light condition



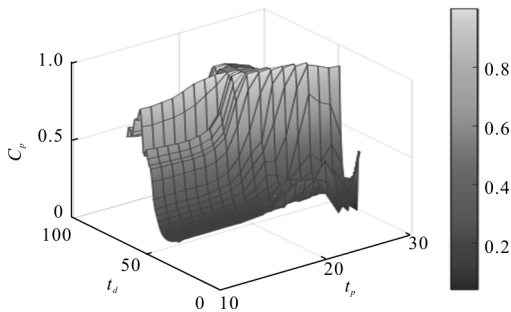
(b) 高亮度 ISO12233 测试卡快速全局优化结果

(b) Global optimization results of ISO12233 test card in high light condition



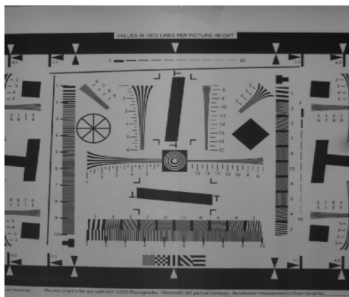
(c) 低亮度 ISO12233 测试卡局部优化结果

(c) Local optimization results of ISO12233 test card in low light condition



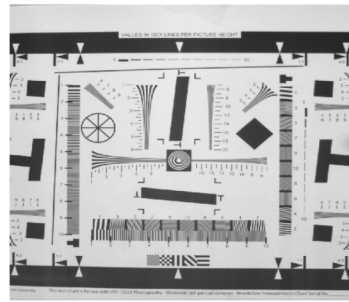
(d) 高亮度 ISO12233 测试卡局部优化结果

(d) Local optimization results of ISO12233 test card in high light condition



(e) 低亮度 ISO12233 测试卡图像

(e) Image of ISO12233 test card in low light condition



(f) 高亮度 ISO12233 测试卡图像

(f) Image of ISO12233 test card in high light condition

图5 ISO12233 分辨率测试卡验证实验结果

Fig.5 Experimental results of ISO12233 test card

17, $t_d=54$)和在最佳采样位置下获得的图像。在不同的照度下,算法获取的最佳采样位置是一致的,进一步说明了算法对亮度不敏感。而且,利用专业软件 Imatest 计算得到低、高照度条件下在最佳采样位置处 MTF50 分别为 528.9 LW/PH 和 542.2 LW/PH,而在相同的测试条件下传统手工方法获得的图像的 MTF50 分别为 505.4 LW/PH 和 518.6 LW/PH,说明算法在自动确定采样时钟位置的同时能够有效提高系统的解像力。

4 结 论

针对 CCD 成像系统确定 CDS 采样时钟位置这一问题,文中提出了基于类对比度评价函数的自动化方法,并对其工作原理进行了详细的理论论述。目前,已在测试系统上实现了该方法并验证了其有效性:验证实验表明该算法结果受亮度带来的位置波动约为 3%,具有较强的鲁棒性,且计算复杂度低,是一种优良的 CCD 成像系统 CDS 采样时钟位置参数确定的自动化技术,具有较强的工程应用价值。

参考文献:

[1] Wang Xiaotao, Wang Xu'an, Kang Ning. New light-control technology research of CCD camera [J]. *Infrared and Laser Engineering*, 2016, 45(1): 0120003. (in Chinese)
 王晓涛,王绪安,康宁. CCD 摄像机新型光控技术研究 [J]. 红外与激光工程, 2016, 45(1): 0120003.
 [2] Bebek C J, Emes J H, Groom D E, et al. CCD development for the Dark Energy Spectroscopic Instrument[J]. *Journal of*

- Instrumentation*, 2015, 10(5): C05026.
- [3] Dhillon V S, Marsh T R, Bezawada N, et al. HiPERCAM: A high-speed quintuple-beam CCD camera for the study of rapid variability in the universe [C]//SPIE Astronomical Telescopes+Instrumentation, 2016, 9908: 99080Y-9.
- [4] Janesick J R. Scientific charge coupled devices [J]. *Optical Engineering*, 1987, 26(8): 692-714.
- [5] White M H, Lampe D R, Blaha F C, et al. Characterization of surface channel CCD image arrays at low light levels[J]. *IEEE Journal of Solid-State Circuits*, 1974, 9(1): 1-12.
- [6] Kansy R J. Response of a correlated double sampling circuit to 1/f noise generated in CCD arrays [J]. *IEEE Journal of Solid-State Circuits*, 1980, 15(3): 373-375.
- [7] Enz C C, Temes G C. Circuit techniques for reducing the effects of op-amp imperfections: autozeroing, correlated double sampling, and chopper stabilization [J]. *Proceedings of the IEEE*, 1996, 84(11): 1584-1614.
- [8] Hynccek J. Theoretical analysis and optimization of CDS signal processing method for CCD image sensors [J]. *IEEE Transactions on Electron Devices*, 1992, 39(11): 2497-2507.
- [9] Pan Weijun, He Qiangmin, Liu Tao, et al. Study and realization of adaptive sampling method for CCD signal[J]. *Infrared and Laser Engineering*, 2016, 45(5): 0526003. (in Chinese)
潘卫军, 贺强民, 刘涛, 等. CCD 信号自适应采样方法的研究和实现[J]. 红外与激光工程, 2016, 45(5): 0526003.
- [10] Wang Shishen, Sui Xiubao, Chen Qian, et al. High speed HD CCD adaptive correlated double sampling technique [J]. *Infrared and Laser Engineering*, 2014, 43(1): 155-159. (in Chinese)
王士绅, 隋修宝, 陈钱, 等. 高速高清 CCD 自适应相关双采样技术[J]. 红外与激光工程, 2014, 43(1): 155-159.
- [11] Mo Site. Adaptive optimization algorithm for CDS control parameters of high-speed CCD [J]. *Journal of Sichuan University (Engineering Science Edition)*, 2011, 43(1): 143-148. (in Chinese)
莫思特. 高速 CCD 的 CDS 控制参数自适应算法研究[J]. 四川大学学报: 工程科学版, 2011, 43(1): 143-148.