

多 TDI CCD 拼接遥感相机异速成像抗干扰设计

曲洪丰, 王晓东, 徐抒岩, 鲍海明, 李丙玉, 吕宝林

(中国科学院长春光学精密机械与物理研究所, 吉林 长春 130033)

摘要: 多 TDI CCD 拼接相机在异速工作模式下, 不同通道的 CCD 图像间会存在相互干扰现象, 不同行频差会在图像上产生不同斜率、不同宽度的干扰斜条纹。为了解决此问题, 文中对原设计电路系统进行了详细分析和优化设计。首先, 从异速时序在不同行周期的相位差别上进行分析, 异速模式下不同 CCD 成像电路时序间存在行频差异, 导致各个行周期内 CCD 个别像元上与其他像元叠加的干扰不一致, 是干扰斜条纹产生的原因。然后, 采取优化关键信号布线方式、系统地 and 电源布置、去耦电容接地方式等多方面对电路系统进行了改进, 优化多 TDI CCD 成像系统电路抗异速干扰设计。最后, 对改进后的电路系统进行测试, 去除干扰斜纹, 并将图像均方根噪声水平由 21.5 mV 降低到 4.2 mV。结果表明: 采用抗干扰技术, 有效地去除了通道间干扰斜纹, 提高了图像质量。

关键词: 异速; 行频差; 传输线; 星型连接; 子地

中图分类号: V445.8 **文献标志码:** A **文章编号:** 1007-2276(2013)04-1026-07

Anti-jamming design for multi-velocity imaging mode of multiple TDI CCDs mosaic remote camera

Qu Hongfeng, Wang Xiaodong, Xu Shuyan, Bao Haiming, Li Bingyu, Lv Baolin

(Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun 130033, China)

Abstract: TDI CCD imaging circuits had been interfered by each other in multi-velocity working mode. There were jamming inclined strips whose slopes varied with raw frequency on the image of that mode. The original circuit design system was detailedly analyzed and optimized to solve this problem. First, the phase difference in various line cycles had been analyzed. Since there were many differences in every line cycle of various CCD imaging timing, the interference was different between some pixels and other pixels of every line in multi-velocity working mode. The interference difference of some pixels was the reason that causes jamming inclined strips. Then, those problems were solved by these methods, such as the optimized routing of critical signals, adjustment of ground and power layout, and improvement that the decoupling capacitor connected into ground. Finally, imaging circuits were tested after improvement. The results indicated that jamming inclined strips were eliminated. Image RMS noise was reduced from 21.5 mV to 4.2 mV. The experiment showed that the use of anti-jamming technology effectively reduced the channel interference and improved image quality.

Key words: multi-velocity; raw frequency difference; transmission line; star network; sub-ground

收稿日期: 2012-09-05; 修订日期: 2012-10-09

基金项目: 国家自然科学基金(60507003)

作者简介: 曲洪丰(1980-), 男, 助理研究员, 硕士, 主要从事空间光电成像及处理技术方面的研究。Email: oefeng@126.com

0 引言

目前,高分辨率数字遥感相机多采用时间延迟积分(TDI)电荷耦合器件(CCD)推扫成像模式,而且向大视场、宽覆盖的方向发展,单片 TDI CCD 像元数已无法满足系统覆盖宽度的要求,需要对多片 TDI CCD 进行机械拼接组成焦面,使其总像元数满足系统要求。同时,为了进一步提高相机对地观测范围,通常采用侧摆成像的方式。TDI CCD 正常工作的基本前提是光生电荷包的转移与焦面上图像的运动保持同步,任何的误匹配都将导致图像模糊。如果所有 TDI CCD 均按同一行频工作,侧摆成像模式下部分 CCD 图像将出现像移失配导致的成像模糊。根据像移补偿原理,为保证侧摆成像模式下像移速度与 TDI CCD 电荷转移速度匹配,利用不同 TDI CCD 不同工作行频的方式来对侧摆进行补偿^[1-3]。

不同 TDI CCD 按不同的行频工作,虽然解决了侧摆成像的像移匹配问题,但在实验中发现多片 TDI CCD 拼接相机在异速工作模式下,不同通道的 CCD 图像间存在相互干扰现象,不同行频差会在 CCD 图像上产生不同斜率的干扰斜条纹。

国内外相关研究人员对 CCD 成像电路抗干扰技术进行了大量的研究。参考文献[4]报道了在采样和模数转换时采用集总参数电路的方法,禁止时钟并屏蔽复位信号及视频信号线,解决了哈勃望远镜上 WF/PCI 相机出现的串扰问题。参考文献[5]针对成像电路系统中通用的电源和地的处理、驱动时序设计和滤波器设计的改进,进行了 CCD 成像电路抗干扰技术探讨。参考文献[6]应用相邻走线的传输线模型和电源接地的开关噪声模型具体分析了 CCD 成像系统的串扰,并研究了 CCD 成像电路相应的抗串扰技术。参考文献[7]根据 CCD 成像电路的特点并结合高速电路信号完整性(SI)和电源完整性(PI)的分析方法,设计出具有低噪声、高动态范围的多通道扫描 CCD 相机。这些文献有的是介绍单路成像电路的抗干扰技术,有的介绍多路 CCD 成像电路的低噪声设计,但目前尚未发现有文献针对多路 TDI CCD 成像电路抗异速干扰技术的相关报道。

文中针对工程实践中遇到的多 TDI CCD 成像电路的异速模式干扰问题进行分析和解决,目标是

减小不同通道间的异速干扰,去除干扰斜纹,提高侧摆模式下 TDI CCD 相机的成像质量。

1 异速干扰现象

多 TDI CCD 拼接相机在异速模式下对静态均匀亮度目标成像,连续采集 1024 行 TDI CCD 图像。如图 1 所示。在图像上出现了具有一定宽度和斜率的干扰斜条纹。而多 TDI CCD 拼接相机在同速模式下成像时,各片 TDI CCD 图像没有图 1 中异速干扰现象。

为了使图像干扰现象看起来更加明显,图 1 中的图像是利用 Photoshop 软件对原图像扰斜纹处局部放大了 3 倍,并将对比度调整至+95,亮度调整至+60。图中竖条纹不是干扰,是未经过均匀性校正的图像。



图 1 异速干扰图像

Fig.1 Multi-velocity jamming image

2 异速干扰产生的时序分析

同速模式下,无干扰现象。而异速模式下,存在干扰现象。这说明干扰来自于其他路成像通道,而同速和异速工作只是时序模式不同,所以本节首先从时序上分析干扰产生的原因。

时序驱动脉冲是 CCD 正常工作的必要前提条件。同时也是 CCD 模拟读出的主要干扰源。为了降低驱动信号对 CCD 模拟输出的干扰,一般在保证驱动电路驱动能力的前提下,在驱动器到 CCD 的驱动管脚之间串联一个限流电阻来控制峰值输出电流,以此来调节上升/下降时间,这样会对 CCD 输出信号噪声起到很好的抑制作用,能够有效地减少 CCD 的假信号电荷。匹配电阻越大,上升、下降的时间越长,CCD 输出噪声就越低。但阻值不能太大,否则驱动脉冲上升、下降的时间就不能满足 CCD 芯片的要求,且驱动能力也会受到影响。因此,实际应用中只能折中选择

匹配电阻^[7-9]。由此可见,驱动脉冲对 CCD 模拟输出的干扰,只能尽量减小到最低,但无法完全消除。CCD 输出模拟信号的后续采样就是选择 CCD 输出上的平坦点,避开驱动干扰。如果在 CCD 信号叠加的是稳定的驱动干扰,即各个行周期内每个像素叠加的干扰是一致的,则在图像上是看不到干扰条纹的。

由图 1 可知,图像的片间串扰是像素级别的, CCD 的像素读出时钟是控制 CCD 每个像素读出的,只有这个时钟产生的干扰才是像素级的。所以,先从这个时钟上分析干扰产生的原因。

如果 CCD 所有像素在各个行周期所受干扰是一致的,则输出图像的灰度值是稳定的;如果某些像

素在各个行周期内所受干扰不一致,即使是干扰减少了,则输出图像的灰度值也是不稳定的,图像上会出现异常现象。这是以下分析的前提条件。

以两片 CCD 的相互干扰为例来分析干扰原因, CCD1 做被干扰源, CCD2 做干扰源。干扰分析时序如图 2 所示,像素读出时钟一般为两相、三相或四相。以一个时序代替,同时行周期的长度以像素时钟的个数来表示,设 CCD1 行周期为 $(M+N)$ 个像素时钟, CCD2 行周期为 $(M+N+1)$ 个像素时钟。图 2 中标注出了 CCD1 时序的第 1、2、 $(M+1)$ 和 $(M+2)$ 个行周期, CCD2 时序的第 1、2、 M 和 $(M+1)$ 个行周期,通过这几个周期可分析出干扰斜条纹的特性。

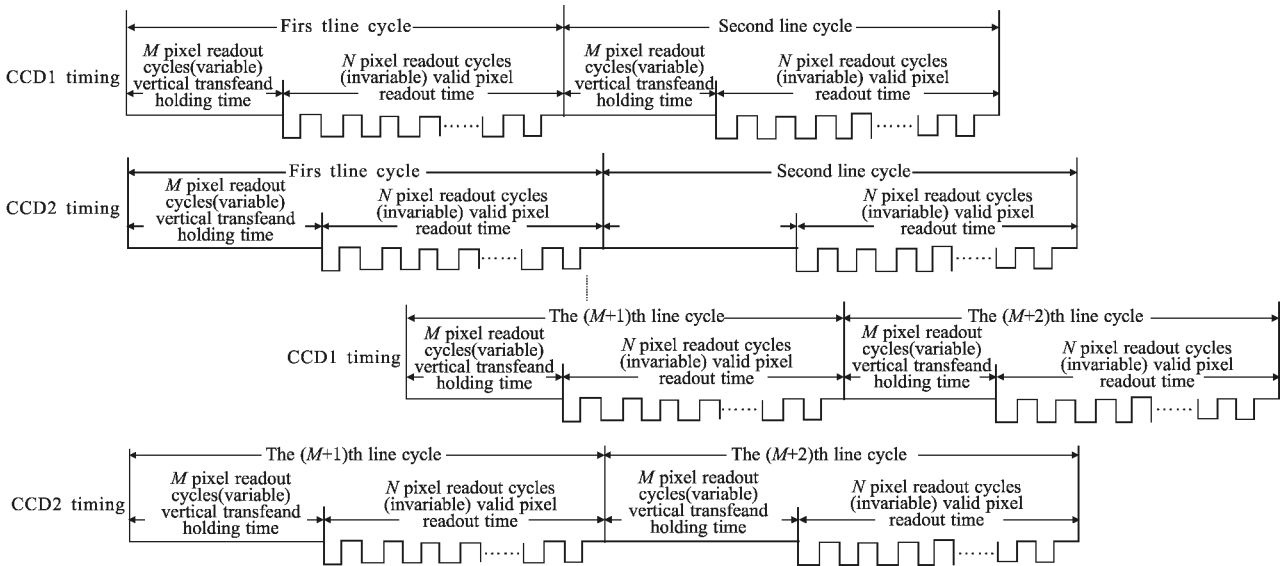


图 2 干扰的时序分析图

Fig.2 Timing analysis of jamming

设 CCD 是对均匀目标静态成像,每个像素正常输出灰度值均为 A ,异常后灰度值变为 B 。在低速模式下,各路 CCD 成像电路间的时序的相位是一致的,即对于两路成像电路而言,每个像素同时受两路 CCD 时序的干扰,此时没有干扰斜条纹,属于正常输出,灰度值为 A 。在高速模式下,由图 2 可知,在 CCD1 的第 1 个行周期, CCD1 的第 1 个像素仅受 CCD1 像素时钟干扰,而其他 $(M-1)$ 个像素同时受 CCD1 和 CCD2 像素时钟共同干扰,则第 1 个像素输出灰度值相对于其他像素输出异常,灰度值为 B ,其他输出值为 A 。在 CCD1 的第 2 个行周期, CCD1 的

第 1、2 个像素同时仅受 CCD1 像素时钟干扰,其他 $(M-2)$ 个像素同时受 CCD1 和 CCD2 像素时钟共同干扰,则第 1、2 个像素输出灰度值相对于其他像素输出异常,灰度值为 B ,其他输出值为 A ,以此类推。图 2 中到 CCD1 的第 $M+1$ 个行周期, CCD1 的第 1 个像素同时受到 CCD1 和 CCD2 时序共同干扰,灰度值由 B 恢复为正常值 A 。

为简化说明,取 $M=4, N=5$, 则得到不同行周期中不同像素的灰度值如表 1 所示,表 1 中灰度值为 B 的像素为被干扰像素,可明显看出由灰度值为 B 的像素点组成的干扰斜纹,其斜率为 -1 ,列方向高度

为 4 个像素。

表 1 时序分析结果

Tab.1 Result of the timing analysis

Pixle	1	2	3	4	5
First row	B	A	A	A	A
Second row	B	B	A	A	A
Third row	B	B	B	A	A
Fourth row	B	B	B	B	A
Fifth row	A	B	B	B	B
Sixth row	A	A	B	B	B
Seventh row	A	A	A	B	B
Eighth row	A	A	A	A	B
Ninth row	A	A	A	A	A

由此可知,对于被干扰源,如果干扰源的行周期比被干扰源多 K 个像素时钟,则被干扰源的图像上干扰斜条纹的斜率为 $-1/K$ 。反之,如果干扰源的行周期比被干扰源少 K 个像素时钟,则被干扰源的图像上干扰斜条纹的斜率为 $1/K$ 。如果被干扰源的垂直转移及保持时间为 M 个周期,则被干扰源的图像上干扰斜条纹在图像上 Y 方向,即列方向上的宽度为 M 个像素。据此对各个干扰斜条纹图像进行分析,均和上述分析的原理一致。

3 成像电路干扰分析

第 2 节中,干扰斜条纹的干扰源为其他通道的驱动信号。有两种干扰方式:

(1) 干扰通道的时序驱动信号直接影响被干扰通道的 CCD 输出模拟信号;

(2) 干扰通道的时序驱动信号直接影响被干扰通道的时序驱动信号,进而影响 CCD 输出模拟信号。

找到了干扰源,但具体如何被其他通道干扰,需从电路结构、PCB 设计和信号完整性等多方面进行深入的分析。

3.1 原成像电路的体系结构

原电路板体系结构如图 3 所示。

图 3 中系统分为 5 路成像电路,每路成像电路中包含一片 TDI CCD。整个系统共用 GND 层,1、2 和 3 路成像电路共用 A 通道电源,4 和 5 路成像电

路共用 B 通道电源。

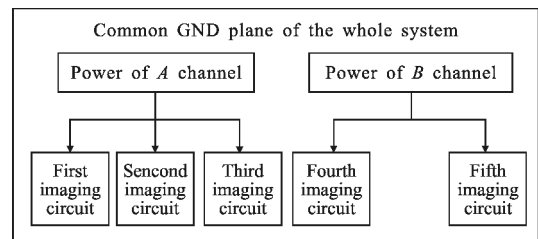


图 3 原成像电路体系结构

Fig.3 Structure of the original imaging circuit

由于异速模式图像存在干扰斜条纹,说明各路之间存在相互干扰,即使是同速模式时也存在相互干扰,只是此时各通道间不存在相位差,因此在图像上没有明显的表现出来。同时,整个系统信号完整性和串扰等各方面的设计不理想,都会对成像电路的成像质量有影响。经过对测试后图像的分析,原成像电路在 12 MHz 像素时钟读出速率下,该系统图像 RMS 噪声水平为 21.5 mV。

3.2 电路系统优化

为减少成像电路间的干扰,解决方式主要有以下三种:

- (1) 最大程度保护易受干扰 CCD 输出模拟信号;
- (2) 最大程度的隔离易干扰其他信号的大电流的 CCD 驱动信号;
- (3) 减少成像电路间的耦合,包括线间串扰、地和电源的耦合。

3.2.1 关键信号走线

微带线和带状线是 PCB 走线中两种常用且重要的走线方式。微带线,如图 4(a)所示,是 PCB 的外层走线(即指 PCB 走线下方为 PCB 介质,上方为空气);带状线,如图 4(b)所示,是指 PCB 走线上下均为参考平面,即 PCB 走线被 PCB 介质包围。

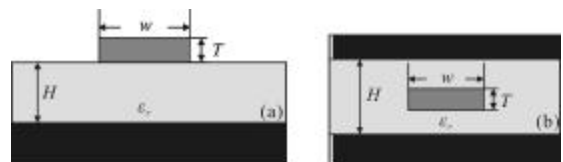


图 4 微带线和带状线结构

Fig.4 Structure of microstrip and stripline

两条相邻的 PCB 走线支持偶模和奇模两种模态的传输。偶模态是指两条 PCB 走线传输的是同相

位的信号,奇模态则传输的是反相位的信号。偶模态传输时,单位长度的传输延时表示为:

$$TD_{\text{even}} = \sqrt{(L_L + L_{mL})(C_L - C_{mL})} \quad (1)$$

奇模态传输时,单位长度的传输延时可表示为:

$$TD_{\text{odd}} = \sqrt{(L_L - L_{mL})(C_L + C_{mL})} \quad (2)$$

式中: C_L 和 L_L 为传输线单位长度电容和单位长度回路电感; C_{mL} 和 L_{mL} 为两条传输线单位长度耦合互容和互感。

而单位长度信号的传输延时表示为:

$$TD = \sqrt{\epsilon_r} / c \quad (3)$$

式中: ϵ_r 为有效介电常数; c 为光速。由于微带线一面暴露在空气中,其偶模态和奇模态为不同的有效介电常数,而带状线的偶模态和奇模态则是相同的介电常数。因此,带状线的偶模和奇模的传输延时相同,表示为:

$$\sqrt{(L_L - L_{mL})(C_L + C_{mL})} = \sqrt{(L_L + L_{mL})(C_L - C_{mL})} \quad (4)$$

由公式(4)得到公式(5):

$$\frac{L_{mL}}{L_L} = \frac{C_{mL}}{C_L} \quad (5)$$

远端串扰系数公式为:

$$CT_{\text{far}} = \frac{Len}{t_r} \times \frac{1}{2v} \times \left(\frac{C_{mL}}{C_L} - \frac{L_{mL}}{L_L} \right) \quad (6)$$

将公式(5)代入公式(6)计算得到带状线的远端串扰系数为零。因此,对于关键信号走线,带状线抗串扰能力更强。

CCD 输出模拟信号和时序驱动信号是成像电路中最重要两种信号。对图 3 中电路的 PCB 进行检查,发现 CCD 输出模拟信号和时序驱动信号 PCB 走线形式大多为微带线。所以,系统优化中将 CCD 输出模拟信号的 PCB 走线均改为带状线。

对于带状线,由于 PCB 走线上下方的 PCB 介质材料不可能达到完全的同质,介电常数总会有一些微小变化,这种介质的分布微小的不均匀性也将引起远端噪声。因此,即使是带状线也会带来微小的远端串扰。

为进一步降低串扰,在 CCD 输出模拟信号两边各加一条带状线间加入一条伴随地线做防护线,并两端封闭,同时将走线上下地平面及伴随地线间打多个过孔进行连接,如图 5 所示。其中左侧为平面图,右侧为立体图,这样设计可以将 CCD 输出模拟信号所受串扰降到最低。

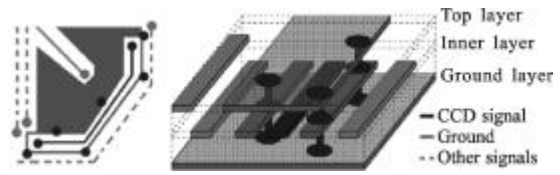


图 5 CCD 输出模拟信号走线方式

Fig.5 Routing of CCD output analog signal

驱动信号最好也按照图 5 中的方式处理,这样就可以把驱动信号对其他信号的串扰降到最低,但由于驱动信号数量相对较多,均按照图 4 中设计的话,实际设计中很难实现。因此采用将如像素时钟等的高频时序驱动信号放在同一信号层内的同一区域,这组高频信号的周围用防护地线隔离起来,尽量降低其对其他电路走线的串扰。

3.2.2 接地处理和电源隔离处理

地线通常被定义为一个等位点,用来作为一个或更多系统的参考电平,为信号电流提供低阻抗的返回路径。只有通过良好的地线设计,合理的布局结构,才能保证电子电路工作稳定^[10-11]。

图 3 中原系统 5 路成像电路分区布置,但共用 GND 层,这样接地面积最大。以成像电路 1 路和 2 路为例来分析图 3 中电路地线分布的不合理之处,如图 6 所示。

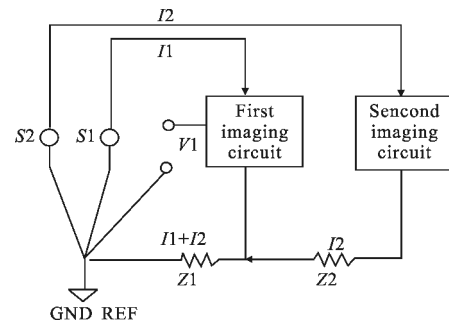


图 6 不同通道间地的干扰分析

Fig.6 Analysis of ground jamming between different channels

可以看出,图 6 中电路使用统一的地平面,在理想情况下,地平面的任何处均可为零电位参考点。在直流状态下地线对返回电流呈现的阻抗很小,而图 3 中系统存在大量时序信号,尤其是大电流的驱动脉冲信号中包含丰富的高频成分,会在地线上产生较大的电压起伏。在这样的交流状态下,地线对电流的阻抗会随着频率的提高而快速增大,往往远大于直

流电阻。所以,此时必须考虑地平面的阻抗。

假设图 3 中电路零电平参考点位于图 6 中 GND REF 位置。图 6 中第 2 路成像电路信号 S2 的返回电流经过电路 2 中的地平面阻抗 Z2 和电路 1 中地平面阻抗 Z1 返回 GND REF。返回阻抗 Z1 为第 1 路和第 2 路成像电路共享。即第 1 路和第 2 路成像电路存在共享阻抗 Z1。共享阻抗会造成相互影响,最终产生误差。比如图 6 中第 1 路成像电路中的电压 V1 就会受到第 2 路成像电路返回电流的调制,从而受到第 2 路成像电路的干扰。

为避免 V1 受到第 2 路成像电路的影响,解决方案是让第 2 路成像电路的 S2 信号的返回电流路径直接流向 GND REF。为此,将成像系统的地线布置按图 7 布置,即采用星型接地系统,星形接地汇合点在电源处。这样可以最大程度减少或消除公共阻抗耦合。

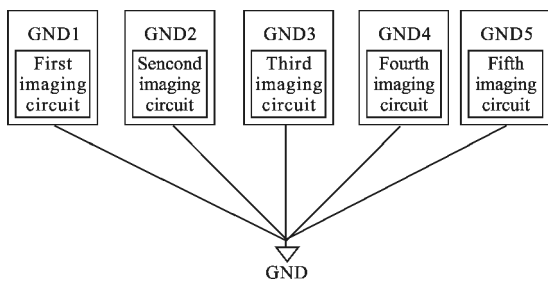


图 7 星形接地结构

Fig.7 Star topology of ground

实验测试发现,图3 中的电路,共用电源也是产生不同 CCD 成像电路异速干扰的原因之一。根据系统地线的布置分析,电源系统也采用星形连接方式,如图 8 所示。

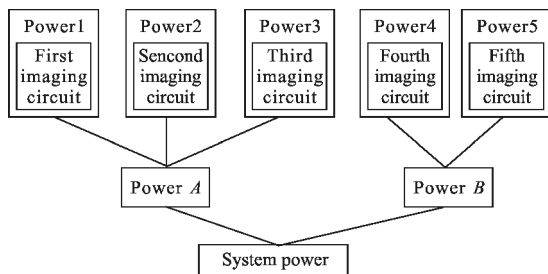


图 8 电源的星形连接

Fig.8 Star topology of power

为进一步对多通道电源供电进行隔离设计,在每个集成电路器件的电源输入管脚进行去耦滤波设

计,即在电源管脚加相应的去耦电容。这也是现代 PCB 设计普遍采用的方式,但对地去耦电容的接地方式,对去耦滤波的结果影响很大。

现代 PCB 设计大多采用独立的地平面,去耦电容的接地最简单的布线方式是如图 9 中图(a)所示电容 C1,C2 和 C3 接地方式,即电容的接地端通过过孔直接接地,图 3 中的电路系统中视频处理和驱动等电路的去耦电容大多采用了这样的方式。

因为系统的地平面上叠加着各种各样回流信号,这些信号回流或多或少都会在地平面叠加一定的噪声,也就是说,系统的地平面是不干净的。为此引入子地的概念,就是每个元器件都有自己的子地,即器件的所有接地点包括去耦电容接地点均汇合到一点通过一过孔与地平面连接。如图 9 中图(b)所示,采用子地的设计方法后,每个器件通过一个接地管脚接到系统的地平面,器件的每个管脚的去耦滤波电容对此管脚去耦,这样可以把器件共用电源的相互影响降到最低,同时也将各个器件之间在地上的相互干扰降到最低。

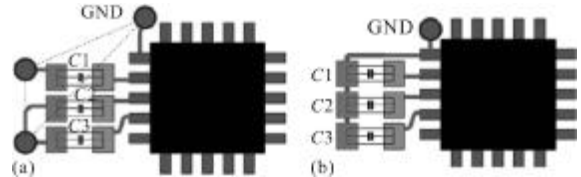


图 9 去耦电容的两种对地耦合方式

Fig.9 Two implementations of capacitor decoupling to ground

3.3 优化后测试结果

优化后在异速模式下对静态均匀亮度目标成像,采集 1 024 行 TDI CCD 图像如图 10 所示,在 Photoshop 软件中对图像进行局部放大、对比度增强和亮度调整等处理均未发现干扰斜条纹现象(竖条



图 10 电路优化后图像

Fig.10 Image after circuit is optimized

纹不是干扰条纹,是未经均匀性校正后的图像),说明异速干扰已消除。经测试分析,改进后的系统在 12 MHz 像素时钟读出速率下,图像均方根噪声水平由 21.5 mV 降低到 4.2 mV。说明优化措施有效,去除了干扰斜纹,并同时改善了图像质量。

4 结 论

文中根据工程实践中遇到的多路 TDI CCD 异速模式下,各路之间存在异速干扰斜条纹的问题,进行了分析、研究和测试。首先,从 CCD 每个像素输出模拟信号所受驱动信号干扰的不一致性和在不同行周期受干扰的像素不同的两个方面入手,分析出异速模式下干扰斜条纹产生的原因。然后,从系统 CCD 输出模拟信号和驱动信号的 PCB 走线方式、地线布置和电源隔离处理等方面进行分析,并给出了改进措施。最后,对改进的多路 TDI CCD 成像系统进行测试,去除了干扰斜纹,并将图像均方根噪声水平由 21.5 mV 降低到 4.2 mV,提高了系统的成像质量。

参 考 文 献:

- [1] Li Jin, Jin Longxu, Han Shuangli, et al. Test system for time-delayed integration charge coupled device of remote camera with wide field of view [J]. *Infrared and Laser Engineering*, 2012, 41(9): 2415-2423. (in Chinese)
李进, 金龙旭, 韩双丽, 等. 大视场遥感相机的时间延迟积分电荷耦合器件测试系统[J]. *红外与激光工程*, 2012, 41(9): 2415-2423.
- [2] Li Weixiong, Xu Shuyan, Yan Dejie. Influencing parameters of estimate errors of space camera's drift angle [J]. *Infrared and Laser Engineering*, 2011, 40(8): 1530-1536. (in Chinese)
李伟雄, 徐抒岩, 闫得杰. 影响空间相机偏流角估值误差的参数[J]. *红外与激光工程*, 2011, 40(8): 1530-1536.
- [3] Ma Tianbo, Guo Yongfei, Li Yunfei. Precision of row frequency of scientific grade TDI CCD camera [J]. *Optics and Precision Engineering*, 2010, 18(9): 2028-2035. (in Chinese)
马天波, 郭永飞, 李云飞. 科学级 TDI CCD 相机的行频精度[J]. *光学精密工程*, 2010, 18(9): 2028-2035.
- [4] Janesick J R. *Scientific Charge-Coupled Devices* [M]. SPIE Press, 2001, 714-715.
- [5] Wang Xuezhou. Anti-jamming technics of imaging circuit[J]. *Spacecraft Recovery & Remote Sensing*, 2004, 25 (1): 26-32. (in Chinese)
王学周. 成像电路抗干扰技术研究 [J]. *航天返回与遥感*, 2004, 25(1): 26-32.
- [6] Xue Xucheng, Li Hongfa, Guo Yongfei. Anti-crosstalk techniques for high-speed CCD imaging circuit [J]. *Chinese Optics*, 2011, 4(6): 611-616. (in Chinese)
薛旭成, 李洪法, 郭永飞. 高速 CCD 成像电路抗串扰技术 [J]. *中国光学*, 2011, 4(6): 611-616.
- [7] Wang Ying, Li Jin, Liu Changju. Low noise design of multi channel scanning CCD [J]. *Semiconductor Optoelectronics*, 2009, 30(5): 785-787. (in Chinese)
王颖, 李金, 刘昌举. 多通道扫描 CCD 相机的低噪声设计 [J]. *半导体光电*, 2009, 30(5): 785-787.
- [8] Wei Dongdong, Wang Dayong, Li Caixia. Design of CCD timing driving circuit [J]. *Transducer and Microsystem Technologies*, 2011, 30(9): 112-114. (in Chinese)
魏冬冬, 王大勇, 李彩霞. CCD 时序驱动电路的设计[J]. *传感器与微系统*, 2011, 30(9): 112-114.
- [9] Ma Qingjun, Song Kefei, Qu Yi, et al. Design of CCD circuit systems for ultraviolet limb imaging spectrometers[J]. *Optics and Precision Engineering*, 2011, 19 (9): 1538-1545. (in Chinese)
马庆军, 宋克非, 曲艺, 等. 紫外临边成像光谱仪 CCD 电路系统的设计[J]. *光学精密工程*, 2011, 19(9): 1538-1545.
- [10] Yu Zhilou, Du Guangqin. The ground layout design of high speed PCB[J]. *Information Technology and Informationization*, 2009, 2: 77-79. (in Chinese)
于治楼, 杜光芹. 高速 PCB 的地线布线设计[J]. *信息技术与信息化*, 2009, 2: 77-79.
- [11] Zhang Yumin. A line design of preventing the totally resistance interference in PCB [J]. *Journal of Beijing Vocational & Technical Institute of Industry*, 2006, 5 (2): 88-92. (in Chinese)
张玉民. PCB 中防止共阻干扰的地线设计[J]. *北京工业职业技术学院学报*, 2006, 5(2): 88-92.