

## 电子倍增 CCD 模拟前端设计与信号优化

张 龙,何伟基,顾国华,陈 钱,黄强强

(江苏省光谱成像与智能感知重点实验室,江苏 南京 210094)

**摘 要:** 基于电子倍增 CCD(EMCCD)在微光低照度条件下的实时应用,针对 EMCCD 对驱动信号相位、频率、幅度的严格要求,以及输出信号的特点,在深入分析模拟前端各部分功能的基础上,提出一种改善 EMCCD 驱动电路,优化驱动信号质量,降低模拟前端噪声水平的驱动策略,设计一款实时、低噪、稳定、适用于微光环境的 EMCCD 相机。工程验证表明,在环境照度为 $1 \times 10^{-3}$  lx,信号时钟为 12.5 MHz,帧频为 25 帧/s 的条件下,EMCCD 相机具有实时快速成像能力,输出的模拟视频信号低噪稳定,成像系统捕获的图像清晰信噪比高,基本满足 EMCCD 成像系统在微光低照度环境下的实时应用需求。

**关键词:** 电子倍增 CCD; 模拟前端; 信号优化; 干扰抑制; 硬件电路设计

**中图分类号:** TN223    **文献标志码:** A    **文章编号:** 1007-2276(2014)07-2263-07

## Design and signal optimization of analog front end of EMCCD

Zhang Long, He Weiji, Gu Guohua, Chen Qian, Huang Qiangqiang

(Jiangsu Key Lab of Spectral Imaging & Intelligent Sense, Nanjing 210094, China)

**Abstract:** Based on the real-time applications of EMCCD imaging system in low light environments, for the characters of output signal and the strict requirements of the EMCCD drive signals on phase, frequency and amplitude, a strategy after in-depth analysis about functions of each part of the analog front-end (AFE) was proposed to improve the the EMCCD driver circuits, optimize the drive signals quality and reduce the noise level of EMCCD AFE. A real-time, low noise, stable EMCCD camera was designed, which can work in low light level situation. Testified by projects, when the ambient illumination is  $1 \times 10^{-3}$  lx, EMCCD camera has real-time and high-speed imaging capability, when the signal clock is 12.5 MHz, the image data rate is 25 frames per second, the output signal is stable and low noise, the captured images are clear, stable, basically meets the real-time applications requirements for the EMCCD imaging system in low light environments.

**Key words:** electron multiplying CCD; analog front end; signal optimization; interference rejection; hardware circuit design

收稿日期:2013-11-07; 修订日期:2013-12-09

基金项目:国家自然科学基金(61101196);微光夜视技术重点实验室开放基金(J110508)

作者简介:张龙(1988-),男,硕士生,主要从事 EMCCD 成像系统设计方面的研究。Email:zhanglong.1988@163.com

导师简介:顾国华(1966-),男,研究员,博士生导师,主要从事光电信息探测与图像处理方面的研究。Email:gghnjust@jsoil.com.cn

## 0 引言

在微光低照度环境下在对目标进行快速动态探测与识别方面,EMCCD 具有得天独厚的优势,其探测灵敏度能够达到真正的单光子事件检测的标准<sup>[1]</sup>。由于 EMCCD 具有高灵敏度探测能力、高系统可靠性、长寿命、低成本并便于系统微型化和数字化以及通过对倍增电压的智能控制可实现大动态范围探测等优点,在国内外的微光成像领域得到了广泛的应用<sup>[2]</sup>。然而 EMCCD 在微光低照度条件下的应用环境也决定了其输出信号特征:微弱的信号并夹杂着噪声。

在 EMCCD 成像系统中,EMCCD 模拟前端接收驱动脉冲转化为驱动信号,驱动 EMCCD 采集目标光信息转化为模拟信号,通过读出电路输送至 AD 采样模块最终转化为数字图像信号输送至数字信号板进行处理<sup>[3]</sup>。然而,在后续数字电路中,由于数字

信号噪声容限大且不易受到干扰,因此模拟前端设计成功与否对 EMCCD 成像系统的信噪比具有决定性的影响。

## 1 EMCCD 模拟前端分析

EMCCD 模拟前端是验证 EMCCD 成像质量,实现 EMCCD 由裸片走向实用的关键步骤,主要包括 EMCCD 芯片、驱动电路、读出电路、AD 采样电路、供电系统、接口等六部分组成,原理框图如图 1(a)所示。

从如图 1(b)模拟前端信号流程图可知在 EMCCD 模拟前端中存在两种电路:驱动电路,即由 EMCCD 驱动信号流经过的各类器件以及相应的供电系统组成,用以实现驱动脉冲至驱动信号的转化;数据以及外围电路,由 EMCCD 芯片、读出电路、AD 芯片、缓冲器件以及供电电路等构成,实现信号的光电转换、图像数据的量化采集以及系统供电。

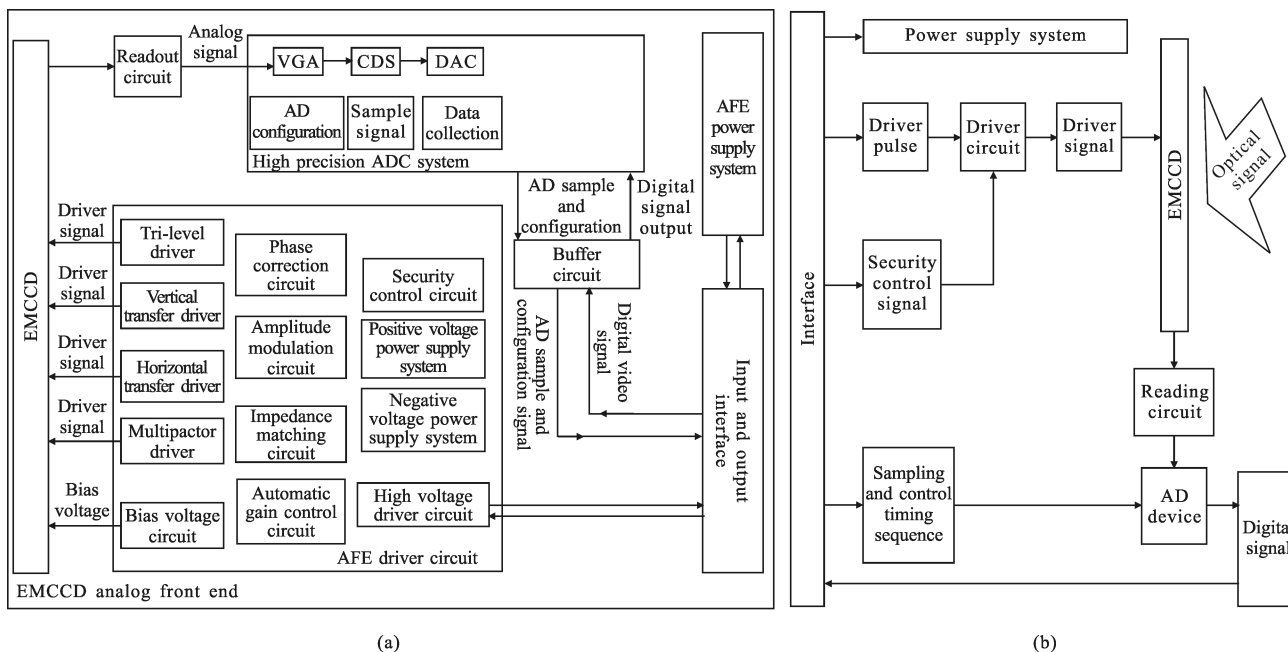


图 1 EMCCD 模拟前端原理框图及信号流程图

Fig.1 EMCCD analog front-end principle block diagram and signal flow chart

噪声是指不期望叠加在理想信号上的任何信号的统称,时序偏移和幅度偏移是实际信号(有噪信号)偏移理想状态的两个方面;信号幅度的偏移称为幅度噪声,简称为噪声;时间的偏移称为时序抖动,简称为抖动;幅度噪声是一个持续的过程,它可能始终影响系统的性能,而时序抖动仅仅在信号边沿跳变的时刻影响系统性能<sup>[4]</sup>。对于 EMCCD 相机而言,模

拟前端的噪声、抖动、功耗和散热处理都是影响 EMCCD 相机实时高速应用的重要因素。

## 2 EMCCD 模拟前端电路设计与优化

### 2.1 EMCCD 驱动电路设计与优化

图 2 所示为 EMCCD 模拟前端驱动电路原理框图,对于 EMCCD 驱动链路,设计和优化方案如下:

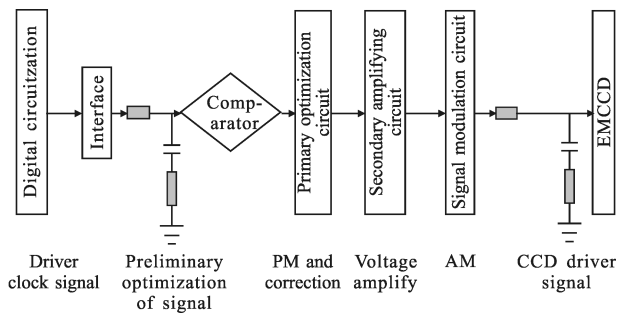


图 2 EMCCD 驱动电路原理图

Fig.2 EMCCD drive circuit principle diagram

(1) 在 EMCCD 模拟前端驱动电路前端添加比较器 MAX999。MAX999 是一款超高速、超摆幅比较器。一方面用于消除由于信号过板而引入的噪声干扰,提高噪声容限;另一方面提高信号的驱动能力;最后可兼容不同的电平标准,比如 TTL/CMOS 等电平。

(2) 阻抗匹配

在 EMCCD 模拟前端中,由于信号传输频率高,当信号在传输的过程中由于阻抗突变,就会在源端和远端之间产生不断往来的多次反射而引起振铃,形成较大的过冲或下冲<sup>[4]</sup>,影响驱动信号质量,对 EMCCD 成像质量产生较大的影响,严重情况下甚至会损坏 EMCCD 芯片。

源端端接消除信号的二次反射,是信号源端的匹配<sup>[5]</sup>。此类匹配电阻的功耗在所有电阻类型终端匹配技术中是属于功耗最小的,同时在该情况下不会引入额外的阻抗,也不会给驱动器增加额外的直流负载。假设  $Z_s$  为驱动器的输出阻抗,那么电阻  $R$  的选择必须与传输线的特征阻抗  $Z_0$  相匹配,满足:

$$R=Z_0-Z_s \tag{1}$$

末端 RC 终端电阻匹配消除了信号的第一次反射,是信号末端的匹配<sup>[5]</sup>。终端匹配电容  $C$  阻隔了信号的直流通路,很大程度上节省了大量的功耗消耗。因此恰当地选取匹配电容的值,可以在满足信号的过冲和下冲都很小情况下,负载端的信号波形接近理想方波。同样电阻  $R$  的值必须同传输线的特征阻抗  $Z_0$  的值相匹配,电容  $C$  值满足<sup>[5-6]</sup>:

$$R=Z_0 \tag{2}$$

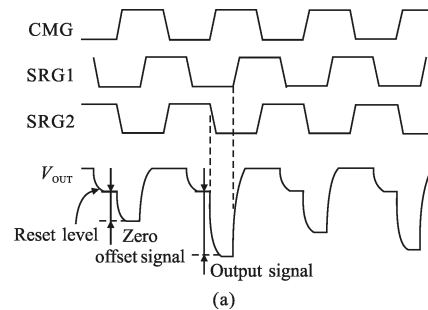
$$C=\frac{t_{PD}}{Z_0 \ln \left[ \frac{Z_0}{Z_0-Z_s} \right]} \tag{3}$$

该设计中采取源端端接与末端 RC 等效端接相

结合来实现驱动链路上的阻抗匹配,在一定程度上弥补了串联端接的不足,同时功耗较低,可有效抑制驱动链路上的反射和过冲,优化 EMCCD 驱动信号。

(3) 相位调制电路

如图 3(a)所示,SRG2 信号的相位滞后于 SRG1 信号 1/4 周期,通过 SRG1 驱动信号上升沿和 SRG2 驱动信号上一个脉冲的下降沿来控制 EMCCD 输出信号  $V_{OUT}$  中有效信号的占空比。同时必须保证 CMG 驱动信号的上升沿和 SRG2 的下降沿同步,而且在  $V_{OUT}$  输出为有效信号时处于高电平状态。由于时钟频率相对较高,使得 EMCCD 的输出信号  $V_{OUT}$  的有效值脉宽很窄,导致在 AD 采样时采不到有效信号。



(a)



(b)

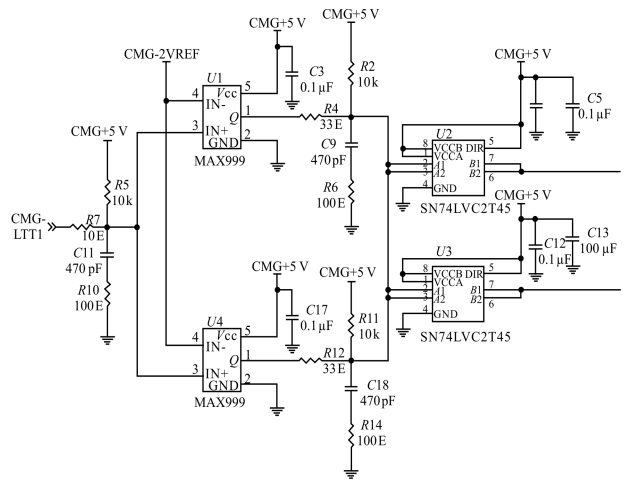


图 3 EMCCD 模拟前端相位调制电路

Fig.3 EMCCD analog front-end phase modulation circuit

图 3(c)所示为相位调制电路原理图。驱动脉冲经过初级调制电路进行驱动信号占空比调整,之后再经过信号放大电路进行驱动增强,最后通过信号调制电路完成驱动信号幅度的调制,产生 EMCCD 驱动信号。图 3 (b) 所示为 EMCCD 水平转移时钟 SRG1 驱动信号波形图,通道 1 为数字电路板输送至驱动板的驱动脉冲,通道 2 为经过驱动电路调制后的 EMCCD 驱动信号,占空比由 1:1 调整为 1:2.5。

#### (4) 自动相位校正电路

在时钟频率较低的系统,延时不匹配只是时钟周期中微不足道的部分,但对于高速、高幅摆动的电平转换电路,延时不匹配导致的相位偏差对 EMCCD 的成像质量影响非常大。由于 EMCCD 驱动电路中器件的 N 型和 P 型场效应管的速度不匹配,延时地打开和关断导致相位不能得到很好的匹配。图 4(a)所示为双相时钟输入的 EMCCD 驱动电路的输出波形。输出波形的重叠部分由于集成电路开启和关闭延时导致的相位不匹配。文中通过引入主动反馈延时误差抑制来解决输出波形的相位不匹配问题。

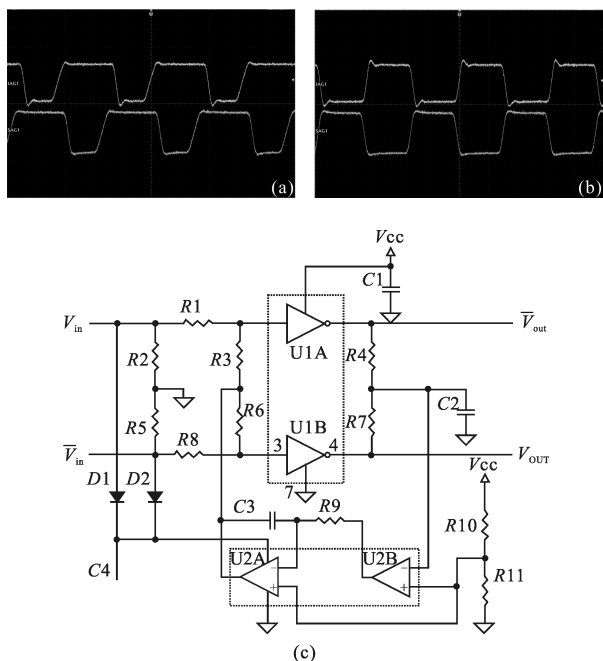


图 4 自动相位校正电路原理图及相关波形

Fig.4 Automatic phase correction circuit schematic diagram and related waveforms

图 4(c)给出了一种通过放大器来检测并调整时钟延时的方法。因为  $V_{OUT}$  和  $1/2V_{CC}$  之间有  $180^\circ$  的相位差,如果他们的开启和关闭时间完全重合,那么

$R4, R7$  和  $C2$  之间的电压为  $1/2V_{CC}$ 。放大器  $U2A$  和  $U2B$  以为参考电压通过和  $C2$  上的电压作比较来调整  $R3$  和  $R6$  之间的电压。 $U2A$  提供相位反转, $U2B$  是高直流增益纠错放大器。误差放大器的输出驱动  $R3$  和  $R6$ ,改变即将到来的时钟信号的偏置电压。当输入时钟信号的偏置电压改变的同时,EMCCD 驱动触发的时间也随之变化。 $U2A$  和  $U2B$  确保输入时钟信号正确的电压偏置,并使得延时不匹配得以矫正。 $D1$  和  $D2$  对输入时钟信号整流并产生  $U2A$  和  $U2B$  所需的供电电压。当移除输入信号,切断放大器的电源,矫正循环停止以防止没有输入情况下的输出振荡。图 4(a)所示为经过相位校正后的输出波形。

## 2.2 数据以及外围电路设计

### (1) 读出电路设计

EMCCD 输出特性阻抗一般处于  $150\sim 380\ \Omega$  之间,而一般 PCB 走线的特性阻抗通常设计为典型的  $50\ \Omega$  或  $75\ \Omega$ 。对于高速高帧频 EMCCD 相机的应用来说,当信号线的线长超过一定程度之后就会发生较为严重的传输线效应,破坏信号的完整性<sup>[3,5]</sup>。该设计中通过在 EMCCD 的输出端添加前置跟随放大器来实现特性阻抗匹配,电路原理图如图 5~6 所示。

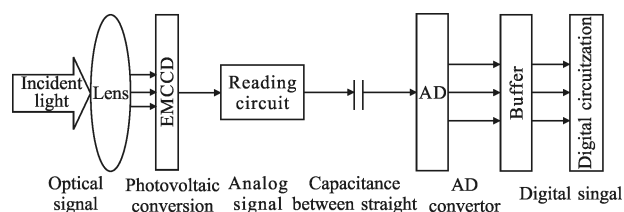


图 5 数据链路原理框图

Fig.5 Data link principle block diagram

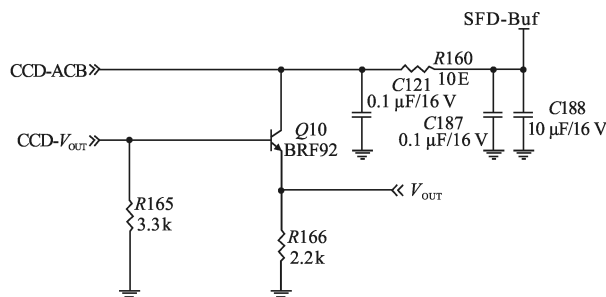


图 6 EMCCD 读出电路原理图

Fig.6 EMCCD readout circuit principle diagram

此外,读出电路中还具有隔离 EMCCD 与后续处理电路的能力。EMCCD 倍增寄存器的最后一级的输出是通过一个内置于 EMCCD 芯片内部的读出放

大器进行读出<sup>[6-7]</sup>,因此在 EMCCD 成像系统调试的过程中,可以通过示波器等测量工具直接测量前置跟随放大器的输出信号,从而避免因直接测量 EMCCD 的输出管脚而产生的潜在危险,从而保护 EMCCD。

### (2) AD 采样电路

AD 采样电路的设计是 EMCCD 模拟前端电路设计的重点和难点。AD 采样电路的采样精度、噪声控制、模拟电源和数字电源的设计、模拟地和数字地的设计等都是影响 EMCCD 成像系统的信噪比和成像质量的关键因素。

在选定 AD 芯片之后,EMCCD 成像系统 AD 采样电路的设计主要是电源供电系统以及地平面的设计。高精度 ADC 是一种对电源特性要求非常严格的器件,在 EMCCD 模拟前端 AD 采样电路的电源主要由模拟电源、数字电源以及参考电源三部分组成。模拟前端中高速高精度 AD 采样电路供电系统的电源要求为:电压幅值精确稳定、响应速度快且噪声低。文中在设计 AD 采样电路的过程中,综合考虑到 AD 采样电路对供电电源的各种需求,在电源器件的选择上采用高 PSRR、纹波噪声小、电压输出稳定精确的 LDO 芯片;在供电策略上考虑到模拟信号的噪声容限低易受干扰,模拟电源的设计要求要远远高于对数字电源的要求,因此采取对 ADC 的模拟电源和数字电源分开进行供电的策略,来完成 AD 高速高精度采样电路的供电系统设计。

### (3) 供电系统设计以及 PCB 优化设计

EMCCD 模拟前端供电系统旨在向模拟前端中的各种器件提供电源,满足器件可能有的任何电源需求,在 EMCCD 模拟前端,功耗决定了 EMCCD 相机的实时和小型化应用,温度影响着模拟前端的噪声水平和 EMCCD 的成像性能<sup>[7]</sup>,温度每上升 7℃,对于 CCD 而言,其噪声将提高一倍,而 EMCCD 对热噪声更加敏感,其噪声水平将会增加更高。

成功设计 EMCCD 模拟前端供电系统主要包含三个方面:一、选用合适的电源管理芯片,控制噪声源头的同时降低功耗;二、在正确的位置添加旁路电容和去耦电容以使系统在足够的频率范围内达到电源完整性和较低的地弹效果,同时为系统提供本地电源;三、精密 PCB 设计,控制噪声路径,做好散热与噪声隔离。

供电系统框图如图 7 所示,一级分压电源选用 DC/DC,作为供电系统的电源的输入端,远离 EMCCD 模拟前端中的敏感器件和高速器件,防止相互之间引起串扰;二级隔离电源选用 LDO,隔离干扰,降低压降差,减少发热量;驱动电源选用精密 LDO,产生 EMCCD 驱动电压。同时,在模拟前端 PDS 系统中,通过安全控制和反馈模块监控整个供电系统,防止出现短路等电流过大现象而烧坏器件。对于旁路电容和去耦电容,一是作为器件本地能源的存储器,二是为电源和地之间提供一个低阻抗回路。从数百千赫到数百兆赫的频率范围内,电容可以在几毫秒到毫微秒之间有效地保持电源电压,和稳压器一起共同维持电源完整性。电容的选取应综合考虑电路的实际情况进行选择,主要考虑四个方面:容值、耐压值、温度特性和材质。

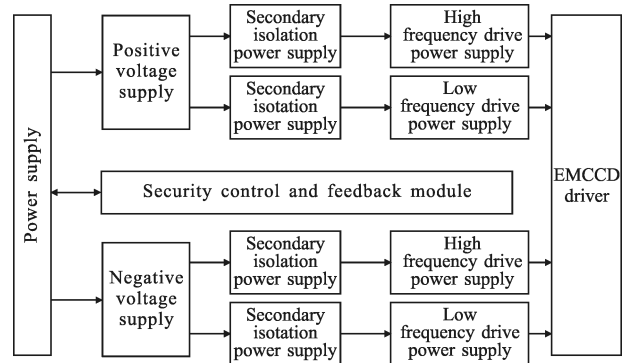


图 7 EMCCD 模拟前端供电系统分配图

Fig.7 EMCCD AFE distribution of power supply system diagram

模拟前端 PCB 质量的好坏直接关系到模拟前端设计任务的成功与否乃至系统功能是否实现<sup>[3,8]</sup>。EMCCD 模拟前端是数字信号和模拟信号、高频信号和低频信号混合共存的系统,为设计高质量 PCB 板应注意以下方面内容:首先,进行电路分区,根据电气特性可将模拟前端 PCB 划分为数字区、模拟区、电源区以及驱动电路区。其次,确定核心器件、重要器件、重要电路,以及易受干扰和干扰能力强的器件布局。第三,根据主要信号的流向进行外围器件的布局,合理放置去耦电容和滤波电容的位置可以使电源和地之间形成一个最短回路,有效抑制系统噪声,提高信噪比。最后,地平面的设计。

地平面的稳定是系统能够正常工作的基础,一个完整的地平面能够有效地减少电路板中的 EMI

和串扰问题<sup>[4]</sup>。在地平面设计过程中应遵循以下几点原则:一、合理选择单点接地和多点接地,对于工作频率小于 1 MHz 的信号,采取单点接地;对于工作频率较大的信号,由于地线阻抗的变大,此时应当采用多点接地<sup>[9]</sup>。二、在 EMCCD 模拟前端中将高频数字电路地、低频数字电路地均模拟电路地相分开,并通过“桥接”的方式分别与电源地相连接,同时尽量加大模拟电路的接地面积,增大抗干扰能力。三、为提高 EMCCD 模拟前端的抗噪声能力,尽量加粗地线或直接使用地平面,并将地线构成闭合环路用以缩小电位差。

### 3 实验结果

根据模拟前端电路设计与信号优化方案完成模拟前端设计,完成 EMCCD 成像系统组装,并基于所设计的成像系统实现图像数据的采集,实验结果如图 8

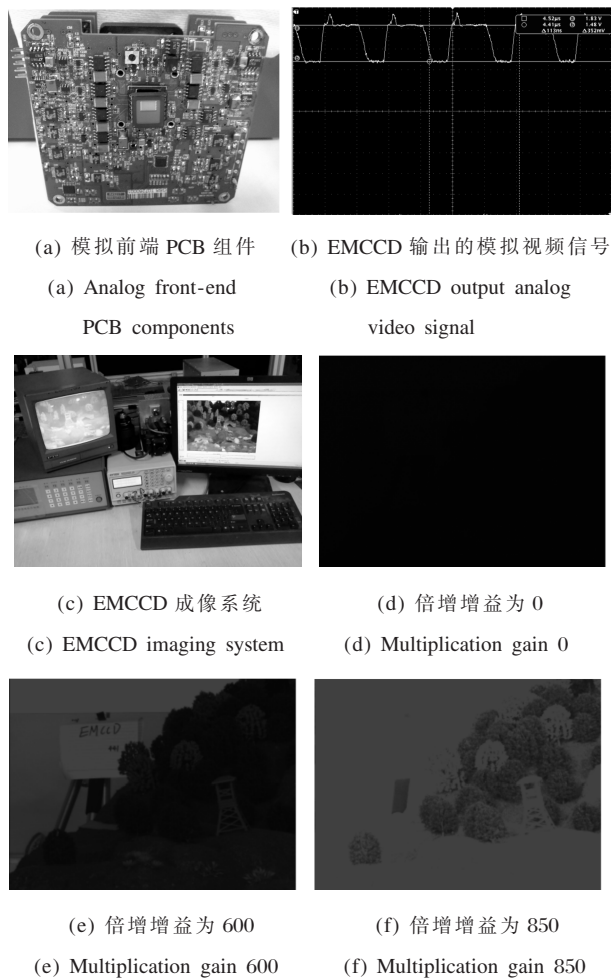


图 8 实验结果

Fig.8 Experimental results

所示。图 8(a)所示为 EMCCD 相机 PCB 组件,图 8(b)所示为 EMCCD 读出电路输出的模拟视频信号,图 8(c)所示为 EMCCD 成像系统,图 8(d)~8(f)为 EMCCD 成像系统在暗室环境照度为  $1 \times 10^{-3}$  lx、帧速为 25 帧/s 的条件下,相同积分时间(0.05 s)、相同光圈参数,不同倍增增益时成像系统采集的实时图像。

从模拟前端读出电路输出的视频信号波形可以看出 EMCCD 输出的视频信号中复位电平、参考电平以及信号电平稳定低噪。从成像系统捕获的图像可以看出,随着成像系统倍增增益的不断增大,采集的图像亮度和清晰度不断提高,随着增益的继续增大,采集的图像中出现像素饱和现象。

### 4 结论

EMCCD 成像系统在照度为  $1 \times 10^{-3}$  lx 的室内微光环境条件下,信号时钟为 12.5 MHz 时,图像数据率为 25 帧/s,EMCCD 成像系统能够安全稳定持续地工作,EMCCD 输出模拟视频信号低噪稳定,所捕获的实时图像清晰、稳定并具有较高的信噪比。

工程验证表明,EMCCD 成像系统在微光条件下能够安全稳定地工作,增益连续可调,图像实时清晰稳定,成像性能良好,具备微光环境条件下实时动态成像能力。证明了文中在 EMCCD 模拟前端电路设计中所做的工作成功有效,具有一定的优越性,满足 EMCCD 相机在微光低照度环境下的实时、稳定、低功耗的应用要求。

### 参考文献:

- [1] Zhang Canlin, Chen Qian, Zhou Beibei. Recent progress toward ultra-sensitivity EMCCD [J]. *Infrared Technology*, 2007, 29(4): 192-195. (in Chinese)  
张灿林, 陈钱, 周蓓蓓. 高灵敏度电子倍增 CCD 的发展现状[J]. 红外技术, 2007, 29(4): 192-195.
- [2] Zhang Xinghua, Zhao Baosheng, Miao Zhenhua, et al. Study of ultraviolet single photo imaging system [J]. *Acta Phys Sin*, 2008, 57(7): 4238-4243. (in Chinese)  
张兴华, 赵宝升, 缪震华, 等. 紫外单光子成像系统的研究[J]. 物理学报, 2008, 57(7): 4238-4243.
- [3] Xue Xuchen, Li Yunfei, Guo Yongfei. Design of analog front end of CCD imaging system [J]. *Opt Precision Eng*, 2007, 15(8): 1191-1195. (in Chinese)

- 薛旭成, 李云飞, 郭永飞. CCD 成像系统模拟前端设计[J]. 光学 精密工程, 2007, 15(8): 1191-1195.
- [4] [US] Peng Li. Jitter, Noise and Signal Integrity at High-Speed [M]. Translated by Li Yushan, Pan Jian. Beijing: Publishing House of Electronics Industry, 2009. (in Chinese)
- [美]李鹏. 高速系统设计-抖动、噪声和信号完整性[M]. 李玉山, 潘健, 译. 北京: 电子工业出版社, 2009.
- [5] Xue Xuchen, Li Hongfa, Guo Yongfei. Anti crosstalk techniques for high speed CCD imaging circuit [J]. *Chinese Optics*, 2011, 4(6): 611-616. (in Chinese)
- 薛旭成, 李洪法, 郭永飞. 高速 CCD 成像电路抗串扰技术[J]. 中国光学, 2011, 4(6): 611-616.
- [6] He Weiji, Chen Qian, Qu Huiming, et al. Charge multiplication characteristics of Multiplying Charge Coupled Devices [J]. *Acta Optica Sinica*, 2008, 26(6): 1161-1166. (in Chinese)
- 何伟基, 陈钱, 屈惠明, 等. 电子倍增 CCD 的电荷倍增特性研究[J]. 光学学报, 2008, 26(6): 1161-1166.
- [7] Zhang Wenwen. Optimum operation mode based on noise characteristics of electron multiplying CCD [D]. Nanjing: Nanjing University of Science and Technology, 2009. (in Chinese)
- 张闻文. 基于噪声特性的电子倍增 CCD 最佳工作模式研究[D]. 南京: 南京理工大学, 2009.
- [8] Qi Zhiqiang. Experience and understanding of high-speed PCB design [J]. *Electronic Design Engineering*, 2011, 19(16): 141-143. (in Chinese)
- 齐志强. 高速 PCB 设计经验与体会 [J]. 电子设计工程, 2011, 19(16): 141-143.
- [9] Zhou Runjing, Jing Xiaosong. Mentor High-speed Circuit Design and Simulation [M]. Beijing: Publishing House of Electronics Industry, 2008. (in Chinese)
- 周润景, 景晓松. Mentor 高速电路板设计与仿真 [M]. 北京: 电子工业出版社, 2008.